

FPGAセミナー 第2回

System Verilogを使ってみよう

～初めてのプログラミングとシミュレーション～

日時：平成28年8月23日(火) 14時から16時30分まで

場所：佐世保情報産業プラザ1棟 大会議室

講師：宮田 悟史氏 (天宮デザイン合同会社 代表)

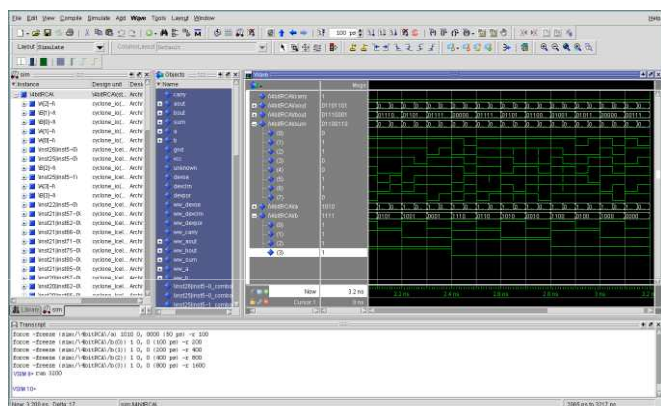
内容：FPGAの開発環境 Quartus Prime、ModelSim を使って System Verilog のプログラミングとシミュレーションについて演習を行います。

本セミナーはSystem Verilog を使ったことのない人を対象としております。

備考：演習に使用するPCはご持参ください。

※演習に使用するソフトウェア Quartus Prime ライトエディション(無償版)は事前にインストールしてきてください。

<https://www.altera.co.jp/downloads/download-center.html>



定員
30名

参加費
無料

Quartus Prime
Design Suite

ModelSim

【お問い合わせ・お申込み】

佐世保情報産業プラザ

〒859-3226 佐世保市崎岡町2720-8 TEL:0956-20-5051

ホームページからお申込みいただけます。 <http://www.sasebo-jsp.jp>

FAXでお申込の場合は裏面に必要事項をご記入ください。 FAX:0956-39-2810

参加申込票

FAXはこちらから

佐世保情報産業プラザ管理事務所 行
(FAX 0956-39-2810)

FPGAセミナー 第2回 参加申込

| | |
|-------|--|
| 会社名 | |
| 電話番号 | |
| FAX番号 | |

| No | 部署名 | 役職名 | 氏名 |
|----|-----|-----|----|
| 1 | | | |
| 2 | | | |
| 3 | | | |